

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 54044720
PUBLICATION DATE : 09-04-79

APPLICATION DATE : 16-09-77
APPLICATION NUMBER : 52112051

APPLICANT : NEC CORP;

INVENTOR : BABANO SOTOAKI;

INT.CL. : H02M 3/155

TITLE : DC VOLTAGE CONVERTER CIRCUIT

ABSTRACT : PURPOSE: To effect control of the output voltage by extending the storage period with variation of the switching transistor when the input voltage becomes lower than a predetermined voltage.

CONSTITUTION: An input voltage signal is switched by a transistor 5, the output of which is compared with the voltage of a triangular wave generator 35 to slice the triangular wavegenerator 35 to slice the triangular wave, followed by shaping to on-off control the transistor 5 for producig a constant output voltage. At this time, the storage period of the transistor 5 is varied by on-off operation of a transistor 50. The transistor 50 is "on" when the input voltage is higher than the voltage of a zener diode 52 and is "off" when the input voltage is lower, thus varying the bias resistance for varying the storage period of the transistor 5. Thus, control pulses can be obtaind with a triangular wave of a large duty ratio, so that it is possible to obtain stable operation.

COPYRIGHT: (C)1979,JPO&Japio

BEST AVAILABLE COPY

⑩日本国特許庁(JP)

①特許出願公開

②公開特許公報(A)

昭54—44720

⑤Int. Cl.²
H 02 M 3/155

識別記号 ⑥日本分類
56 A 41

⑦内整理番号 ⑧公開 昭和54年(1979)4月9日
6957—5H

発明の数 1
審査請求 未請求

(全 3 頁)

⑨直流電圧変換回路

⑩特 願 昭52—112051
⑪出 願 昭52(1977)9月16日
⑫発明者 馬場野外明

東京都港区芝五丁目33番1号

日本電気株式会社内

⑬出願人 日本電気株式会社
東京都港区芝五丁目33番1号
⑭代理人 弁理士 内原晋

明細書

1. 発明の名称

直流電圧変換回路

2. 特許請求の範囲

スイッティング用トランジスタを用いて直流入力電圧をある直流出力電圧に変換する直流電圧変換回路において、前記入力電圧をあらかじめ決められた電圧より低くなると前記スイッティング用トランジスタのベースバイアスを変えて、前記スイッティング用トランジスタの蓄積時間を長くして、前記出力電圧を制御することを特徴とする直流電圧変換回路。

3. 発明の詳細な説明

本発明はスイッティング方式直流電圧変換回路の制御方式に関するものである。

従来この種の直流電圧変換回路は第1図に示すようフィルタ(テーカ1とコンデンサ2、3)

を通過した入力電圧信号をトランジスタ5でスイッティングし、ダイオード15、テーカ16およびコンデンサ17で平滑にし、この出力を抵抗26～28で分圧し、分圧された出力電圧と三角波発生器38の出力電圧(基準電圧を兼ねる)とをトランジスタ19、22で比較し、三角波の信号(第3図(a))をスライスする。スライスされた三角波信号は第3図(b)のごとく(実線41'で示す波形は入力電圧が高い場合、破線42'で示す波形は入力電圧が低い場合である。)トランジスタ14でパルスに波形整形し、トランジスタ7で増幅される。このパルスでトランジスタ5の開閉を制御する。すなわち、入力電圧の高低により、トランジスタ19、22により三角波のスライスレベルを変化させて、パルスのデューティ比を変化させ、出力電圧を一定にする。しかし、この従来回路では、下記欠点がある。入力電圧が大きく変化する場合は、前記パルスのデューティの変化を大きくしなければ制御出来ず、そのため、三角波のリニアリティが必要であり、また、入力電圧が高くな

5

10

15

15

つたとき、三角波の頂部でスライスするため不安定になりやすく、三角波の頂部にひげ等をつける必要が生じてくる。無負荷状態のときも、入力電圧が高くなつた場合と同様の効能を行ふか、又は、出力にある程度の抵抗をあらかじめ取り付けておかなければならず効率が悪くなる欠点がある。

本発明は以上の欠点を除去した回路であり、スイッチングトランジスタの蓄積時間を利用して、入力電圧の高低にかかわらず、三角波のスライスレベルの位置をあまり変化させず、出力電圧を制御出来ることを特徴とするものである。

すなわち、本発明の直流電圧変換回路は、第2図に示すようにスイッチング用トランジスタ5の蓄積時間をトランジスタ50の0%、0%により変化させる。これは、トランジスタ50は、フェナーダイオード52の電圧により入力電圧が高い場合0%になり入力電圧が低い場合、0%になり、トランジスタ50のベース、エミッター間のバイアス抵抗値を変化させ、トランジスタ5の蓄積時間を変化させている。このため、入力電圧

が高い場合、トランジスタ50は0%し、トランジスタ5の蓄積時間は短くなり、トランジスタ7の入力(B点)又は出力端子における制御パルストランジスタ5の出力端子(C点)におけるパルスとほぼ同一のデューティ比となる。一方、入力電圧が低い場合、トランジスタ5の蓄積時間を長くするため、C点の出力パルスは制御パルスよりデューティ比が小さくなり、入力電圧の高低にかかわらず、同じようなデューティ比の制御パルスで出力電圧を制御出来る。他の部分の回路は第1図と同じである。

以上により、第4図の60に示すようなデューティ比の大きい三角波にて、制御用のパルスを作ることが出来、入力電圧が高い場合、第3図(a)で示した、スライスレベルより第4図(a)の61で示すように下に出来るため、安定に動作可能となる。この時、制御信号は第4図(b)の61で示す波形となり。

5

10

15

1702

4. 図面の簡単な説明

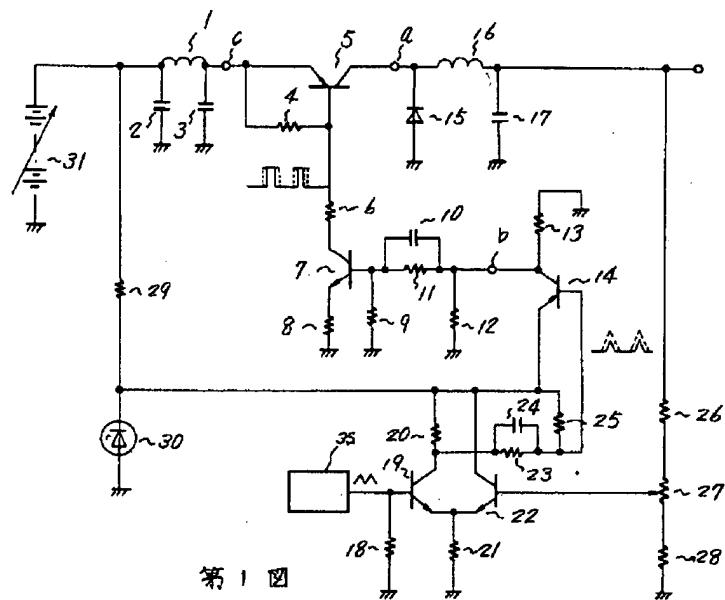
第1図は従来形の直流電圧変換回路図例、第2図は本発明の回路図例、第3図および第4図は第

1図および制御用波形をそれぞれ示す。

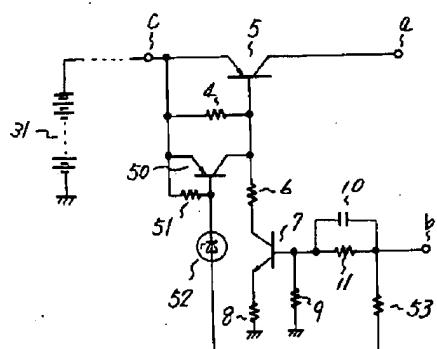
5……スイッチング用トランジスタ、31……
入力電源、50……蓄積時間制御用トランジスタ、
51、53……抵抗、52……フェナーダイオード。

5

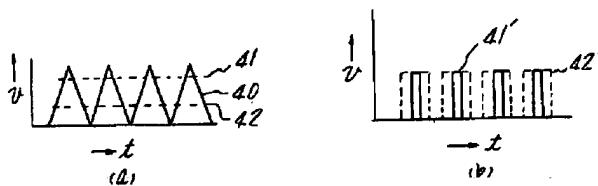
代理人 弁理士 内 原 香



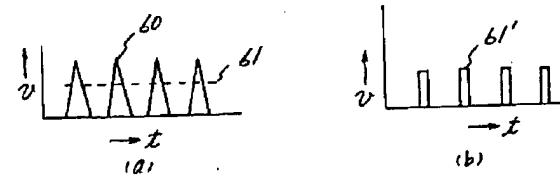
第1図



第2図



第3図



第4図